

Versuch Nr. 6

Parallele Ein- und Ausgabe

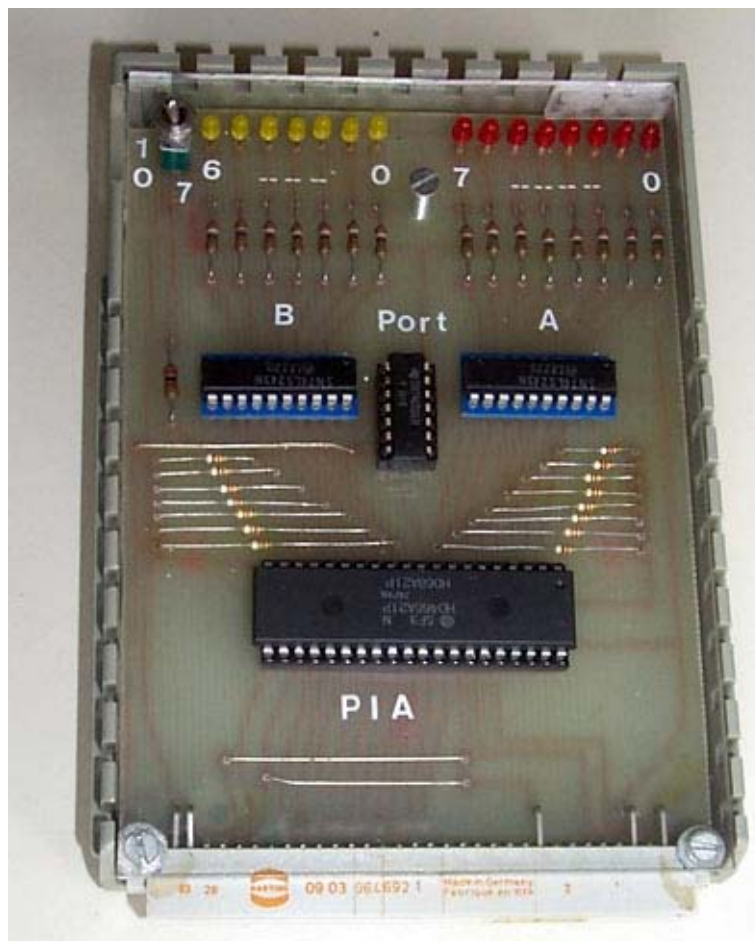
Praktikum

Steuer- und Rechenwerke Motorola MC 6802



Betreuung:
Dipl.-Ing. F. Bollensen
C. Christmann

Versuch Nr. 6
Parallele Ein- und Ausgabe





Versuch Nr. 6

Parallele Ein- und Ausgabe

Die PIA ist ein programmierbarer Baustein mit zwei parallelen Ein- bzw. Ausgabe-Ports. Dieser Baustein wird z.B. für die Datenausgabe zum Drucker verwendet. Zu jedem Port (A und B) gehören jeweils zwei Steuerleitungen CA1, CA2 bzw. CB1, CB2.

Die PIA besitzt intern 6 Register, d.h. 3 „A-Register“ und 3 „B-Register“. Diese Register sind:

- das Kontrollregister (jeweils für A und B einzeln)
- das Datenregister und
- das Datenrichtungsregister.

Die Adressierung dieser Register erfolgt aber nur mit zwei Adressleitungen, A0 und A1 (Adr. \$9000 ... \$9003). Um nun alle sechs Register ansprechen zu können, übernimmt ein sog. Steuerregister die indirekte Adressierung für das Datenrichtungsregister und das Datenregister (\$9000 für Port A und \$9002 für Port B) .

Für die indirekte Adressierung ist das Bit 2 (DRRA und DRRB) zuständig (siehe Tabelle).

Wird das Bit 2 = „0“ gesetzt, erfolgt der Zugriff indirekt auf das Datenrichtungsregister. Jede der 8 Datenleitungen aus Port A oder Port B kann nun unabhängig als Eingangs- oder Ausgangsleitung programmiert werden.

Dabei gilt:

- „0“ = Eingang
- „1“ = Ausgang.

Wird nun das Bit 2 im Kontrollregister auf „1“ gesetzt, erfolgt der Zugriff indirekt auf das Datenregister A oder B.

Die INIT-Routine ist damit abgeschlossen und der Datenaustausch kann beginnen.

Die Kontrollregister

Bit 2 = DRR Steuerung für Port A bzw. B			
	Register	Adresse	Bemerkung
PORT A	Kontrollregister	\$9001	Bit 2 = „0“
	Datenrichtungsregister	\$9000	„0“ = Eingang
			„1“ = Ausgang
	Kontrollregister	\$9001	Bit 2 = „1“
	Datenregister	\$9000	Datenaustausch
PORT B	Kontrollregister	\$9003	Bit 2 = „0“
	Datenrichtungsregister	\$9002	„0“ = Eingang
			„1“ = Ausgang
	Kontrollregister	\$9003	Bit 2 = „1“
	Datenregister	\$9002	Datenaustausch



Versuch Nr. 6

Parallele Ein- und Ausgabe

Die Kontrollregister A und B:

Bit	7	6	5	4	3	2	1	0	
A:	IRQA1	IRQA2	CA2	Con	trol	DRRA Access	CA1	Control	\$9001
B:	IRQB1	IRQB2	CB2	Con	trol	DRRB Access	CB1	Control	\$9003

Bit 0 und 1 : Arbeitsweise des Interrupteingangs 1 (CA1, CB1).

Bit 2 : Entscheidet über den Zugriff zum Datenregister oder Datenrichtungsregister.

Bit 3 bis 5 : Arbeitsweise der Steuerleitung 2 (CA2 und CB2)

Bit 6 : Kontroll-Bit der Steuerleitung 2 (IRQA2 und IRQB2)

Bit 7 : Kontroll-Bit des Interrupteingangs (IRQA1 und IRQB1)

Abschlussbemerkung:

Nach Bestätigen der RESET-Taste sind alle Register der PIA gelöscht (alle Bit sind auf 0). Deshalb ist die PIA am Anfang eines Programms zu initialisieren, ehe sie die gewünschte Funktion hat. Soll die Arbeitsweise während des Programms geändert werden, muss eine neue Initialisierung vorgenommen werden.

Die Initialisierung läuft also immer nach folgenden Schritten ab:

1. Flag im Steuerregister löschen.
2. Richtung im Datenrichtungsregister definieren.
3. Flag im Steuerregister setzen.
4. Daten im Datenregister lesen oder schreiben.



Versuch Nr. 6

Parallele Ein- und Ausgabe

Initialisierung und Programmierung einer parallelen Schnittstelle (PIA 6821).

Der PIA-Chip soll wahlweise als Ausgabe- oder Eingabebaustein zwischen Rechner und Peripherie programmiert werden. Die Peripherie wird in diesem Versuch durch einen Schalter und mehrere Leuchtdioden dargestellt. Die Datenregister bzw. Datenrichtungsregister befindet sich an der Speicherstelle \$9000 bzw. \$9002, die Kontrollregister liegen bei \$9001 und \$9003.

Eigenheiten der PIA 6821:

Die PIA verfügt über zwei unabhängige Parallelports, die getrennt wahlweise als Aus- oder Eingang programmiert werden können. Ebenso können innerhalb eines Ports die Datenleitungen einzeln als Aus- oder Eingang konfiguriert werden.

Vor der Initialisierung, also nach dem RESET, befindet sich der PORT B im Tri-State Zustand. Die Widerstände am Ausgang der PIA ziehen die Leitungen von PORT B auf logisch „0“. Wenn dieser Port als Eingabeport initialisiert wird, kann diese „0“ ausgelesen werden.

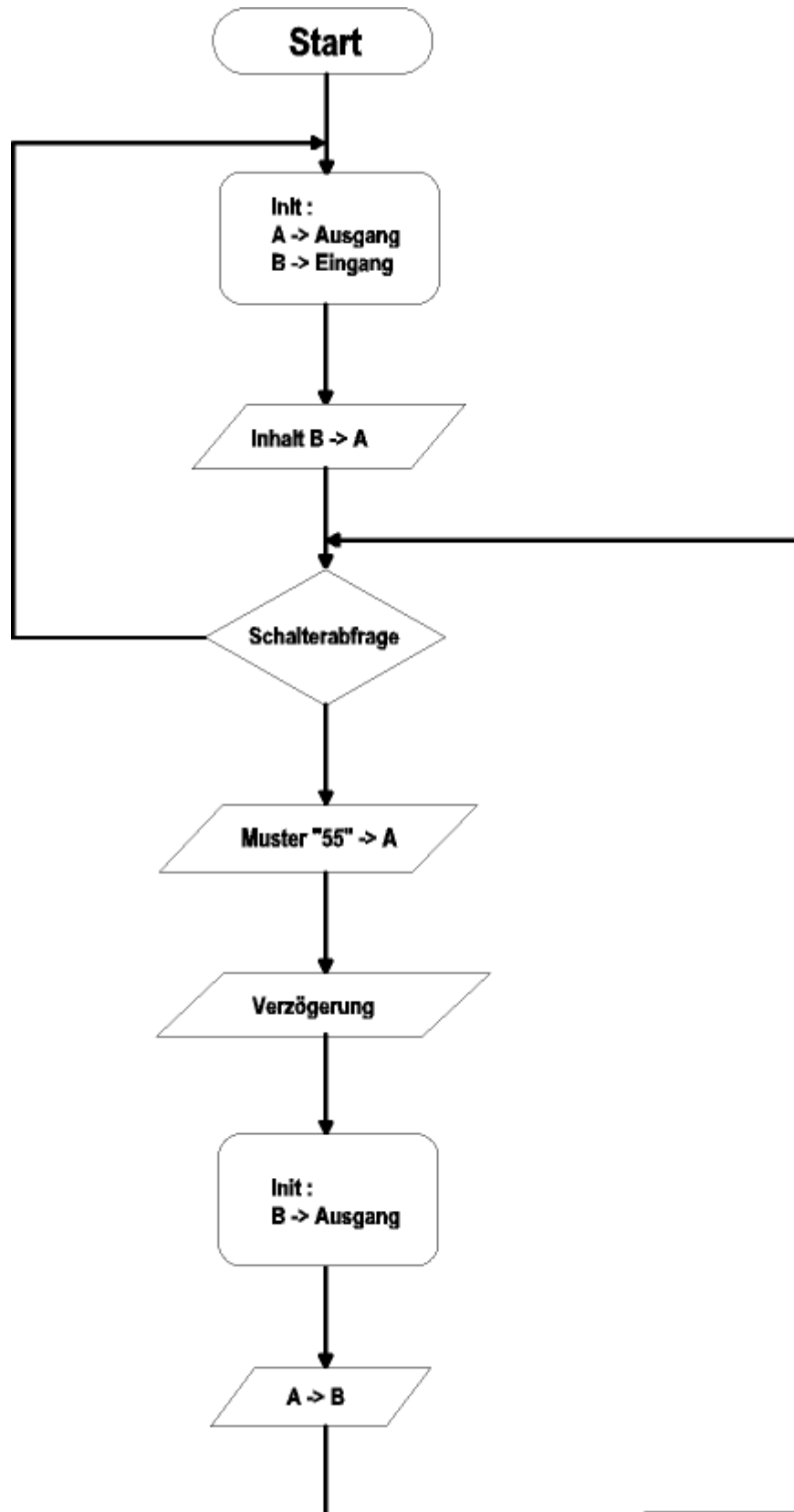
Der PORT A hat keine Tri-State Funktion. Die internen Transistoren des Ports ziehen ohne äußere Einwirkung die Ausgangsleitungen auf logisch „1“. Daher leuchten die Dioden von PORT A nach einem RESET. Dies tritt auch auf, wenn der PORT A auf Eingang programmiert ist und kein definiertes „0-Signal“ anliegt. Dies ist beim Programmieren zu beachten ! (bei der vorliegenden Karte wird dies durch Pull-Down-Widerstände verhindert)

Aufgabenstellung:

1. Auf allen Datenleitungen von PORT B soll eine logische „0“ eingelesen werden und über PORT A ausgegeben werden. Initialisieren Sie die Ports entsprechend. (Hinweis: verwenden Sie das X-Register). Das 7. Bit von PORT B wird mit dem Schalter auf logisch „0“ gesetzt. Nach dem Starten Ihres Programms müssen nun alle Leuchtdioden aus sein.
2. Der zweite Teil des Programms soll mit dem Schalter in Stellung „1“ eingeleitet werden. Wird der Schalter nicht betätigt, so soll der erste Teil des Programms solange durchlaufen werden, bis umgeschaltet wird (Hinweis: Beachten Sie bei der Berechnung des Rücksprungs die Position des Programmzählers, sowie die Bildung des Zweierkomplements).
3. Jede 2. Leuchtdiode von PORT A soll nun eingeschaltet werden. Dazu ist das Bitmuster Hex „55“ auszugeben.
4. Nach einer kurzen Verzögerungsroutine soll der PORT B als Ausgang programmiert werden. Achten Sie darauf, dass Bit 7 (Schalter) NICHT als Ausgang programmiert werden darf !
5. Nun soll das Datenregister von PORT A ausgelesen werden und nach PORT B übertragen werden. Jetzt sollte jede zweite LED auf der PIA-Karte leuchten.
6. Dieser Zustand soll so lange erhalten bleiben bis der Schalter zurück nach „0“ geschaltet wird. Nach der Umschaltung soll das Programm neu starten, alle LED's sind wieder aus.

Versuch Nr. 6

Parallele Ein- und Ausgabe

Programmablauf



Versuch Nr. 6

Parallele Ein- und Ausgabe

Label	MNEMONIC	Adresse	Befehl			Bemerkung
			Op-C.	1.Op.	2.Op.	
		A000				

**Versuch Nr. 6**

Parallele Ein- und Ausgabe

Label	MNEMONIC	Adresse	Befehl			Bemerkung
			Op-C.	1.Op.	2.Op.	
		A000				

Versuch Nr. 6

Parallele Ein- und Ausgabe

Schaltbild